

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-175695

(43)Date of publication of application : 30.07.1991

(51)Int.Cl.

H05K 3/42

(21)Application number : 01-315552

(71)Applicant : SHARP CORP

(22)Date of filing : 04.12.1989

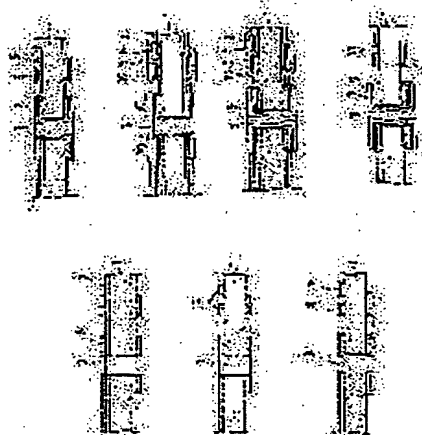
(72)Inventor : SHIMAMOTO EIJI
TANIMOTO MEGUMI

(54) MANUFACTURE OF THROUGH HOLE PRINTED WIRING BOARD

(57)Abstract:

PURPOSE: To realize the advancement of wiring density and the improvement of performance by etching the copper foil of a printed wiring board so as to form a circuit pattern, and then performing electroless nickel plating and electroless gold plating, and then electrolessly plating its whole face, and electrically plating only the through hole and the land part selectively.

CONSTITUTION: A copper foil 2 is stuck to a base material 1, and a through hole 3 is bored, and an etching resist 6 is made at the part required as a circuit, and the copper foil 2 and the etching resist 6 at the unnecessary part are removed by etching, and electroless platings of nickel and gold are applied onto the parts to become circuits so as to form electroless nickel and electroless gold plating layers 8, and then electroless copper plating is applied to the whole face of the board so as to form an electroless plating layer 5. Next, plating resists 10 are made at the parts excluding the through hole 3, requiring through hole plating, and the land part 30, and then electric copper plating is applied to form an electric copper plating layer 9. Lastly, after the plating resist 10 is separated, the electroless copper plating layer 5 is removed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-175695

⑤ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)7月30日

H 05 K 3/42

A

6736-5E

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 スルホールプリント配線板の製造方法

⑯ 特 願 平1-315552

⑰ 出 願 平1(1989)12月4日

⑱ 発 明 者 島 本 栄 司 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲ 発 明 者 谷 本 恵 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 西 田 新

明 細 書

1. 発明の名称

スルホールプリント配線板の製造方法

2. 特許請求の範囲

銅箔をベース基材に貼り合わせ、スルホールを形成してなるプリント配線板において、そのプリント配線板の上記銅箔をエッチングすることにより回路パターンを形成し、その回路パターンに無電解ニッケルメッキおよび無電解金メッキを行った後、そのプリント配線板の全面を無電解メッキし、さらにスルホールおよびそのランド部のみを返次的に電気メッキし、無電解メッキ層を除去することを特徴とするスルホールプリント配線板の製造方法。

3. 発明の詳細な説明

<産業上の利用分野>

スルホールプリント配線板の製造方法に関する。

<従来の技術>

第2図(a)乃至(d)は、従来行われてきたパネルメッキ法であり、その経時的に示す模式断

面図を示す。

(a)に示すように、ベース基材1に銅箔2を貼り合わせ、その後スルホール3の穴あけを行う。この銅箔2の厚さは、通常18 μ mであり、これより薄い9 μ mあるいは5 μ mの銅箔を用いたり、また銅張基材全体にエッチングを行うことにより銅箔を薄くしたものを用いている。スルホール3の穴あけは、ドリリングあるいはパンチングにより行う。

次いで(b)に示すように、スルホール3および銅箔2に無電解銅メッキおよび電気銅メッキを行い、無電解銅メッキおよび電気銅メッキ層4を形成し、(c)に示すように、所定の部分にエッチングレジスト5を形成した後、エッチングにより不要部分の銅を除去すると、(d)に示すように、回路7が形成される。

<発明が解決しようとする課題>

ICチップ実装方法の開発に伴い、回路ピッチは、現在工業的に安定生産が可能といわれている100 μ mのラインをすでに越えている。

従来の製造方法においては、 $1.5 \sim 2.5 \mu\text{m}$ のスルホール銅メッキ層の厚さがベース基材に貼り合わせた銅箔の厚さに加算されるため、パターン形成時におけるエッチング加工が過剰の場合、微細回路が細くなり断線したり、また上記エッチング加工が不足の場合、回路間隔が狭い部分で十分に銅がエッチング除去されずクッチが発生する。

このようなパターン形成における問題点であるクッチの発生を防ぐためには、回路間隔は銅箔およびそのメッキ層のトータルの厚さのおよそ2倍以上を必要とする。ところが銅メッキ層の厚さを薄くした場合、半田付け時の熱ストレスによりスルホールの導通信頼性を確保することができない。

このような問題の解決手段として、従来、通常よりも薄い $9 \mu\text{m}$ または $5 \mu\text{m}$ の銅箔をベース材に貼り合わせた基材を用いることを行ってきた。この銅箔はしわを防ぐためアルミ箔を貼り合わせたものとなっている。ところがこの銅箔はコスト高であるとともに、上記アルミ箔を除去する工程が必要であり、製造工程の増加をまねく。また他

の手段としては、一般に使用されている $18 \mu\text{m}$ の厚さの銅箔を貼り合わせた基材を、パターン形成前にエッチングし約 $9 \mu\text{m}$ の厚さに薄くする方法を用いるが、この場合、基板全体を均一にしかも所定の厚さにコントロールしてエッチングすることは困難である。本発明ではこのような問題を解決する。

<課題を解決するための手段>

スルホールプリント配線板の製造方法は、銅箔をベース基材に貼り合わせ、スルホールを形成してなるプリント配線板において、そのプリント配線板の上記銅箔をエッチングすることにより回路パターンを形成し、その回路パターンに無電解ニッケルメッキおよび無電解金メッキを行った後、そのプリント配線板の全面を無電解メッキし、さらにスルホールおよびそのランド部のみを選択的に電気メッキし、無電解メッキ層を除去することとを特徴としている。

<作用>

本発明の製造方法では、銅箔のみをエッチング

するので微細回路の形成が容易である。またその微細回路は無電解ニッケルメッキおよび無電解金メッキを行うことによりそのメッキ層が保護膜となる。さらにスルホールおよびそのランド部のみを選択的にメッキすることにより、そのメッキ層はスルホールにおける導通が十分に可能な所望の厚さを確保できる。

<実施例>

第1図(a)乃至(h)は、本発明における実施例であり、その製造工程の模式断面図を示す。

(a)に示すように、ベース基材1に銅箔2を貼り合わせ、その後スルホール3の穴あけを行う。この銅箔2の厚さは、一般に使用されている $18 \mu\text{m}$ である。

次いで(b)に示すように、回路として必要な部分にエッチングレジスト6を形成する。

次いで(c)に示すように、エッチングにより不要部分の銅箔2およびエッチングレジスト6を除去することにより回路となる部分を形成する。

次いで(d)に示すように、次工程に必要とす

る例えば触媒処理などの前処理を行った後、上記回路となる部分上にニッケルおよび金の無電解メッキを行い、無電解ニッケルおよび無電解金メッキ層8を形成する。

次いで(e)に示すように、次工程に必要とする例えば触媒処理などの前処理を行った後、上記基板全面に無電解銅メッキを行い、無電解銅メッキ層5を形成する。

次いで(f)に示すように、上記無電解銅メッキ層5上において、スルホールメッキを必要とするスルホール3およびそのランド部30を除いた部分にメッキレジスト10を形成する。

次いで(g)に示すように、電気銅メッキを行い、スルホール3内およびそのランド部30に所定の厚さのメッキを行い電気銅メッキ層9を形成する。この場合必要に応じて半田メッキを行ってもよい。

そして最後に(h)に示すように、メッキレジスト10を剥離後、さらに全面にクォックエッチを行い、回路パターン11以外に付着している無

電解銅メッキ層5を除去し回路パターン11を得る。

なお回路形成において、ICのダイレクトボンディング用として部分的に厚い回路、例えばパンプ等を設ける必要がある場合、上記実施例において所定部分にメッキレジスト10を施さないことにより、スルホール3およびそのランド部30のメッキを行うと同時に回路形成ができる。

以上の実施例は回路ピッチが100 μ m以下のスルホール基板に用いられるが、特に回路ピッチが25 \sim 40 μ mの場合においても5 μ mまたは9 μ mの厚さの銅箔を使用し、実施例と同一の工程により回路パターンの形成ができる。さらに、上記実施例は片面および両面基板はもとより多層基板にも適用できる。

<発明の効果>

以上説明したように、本発明による製造方法によれば、100 μ m以下の回路ピッチをもつ微細回路の形成が容易となる。またその工程において、微細回路の保護膜が形成されるため、その後の工

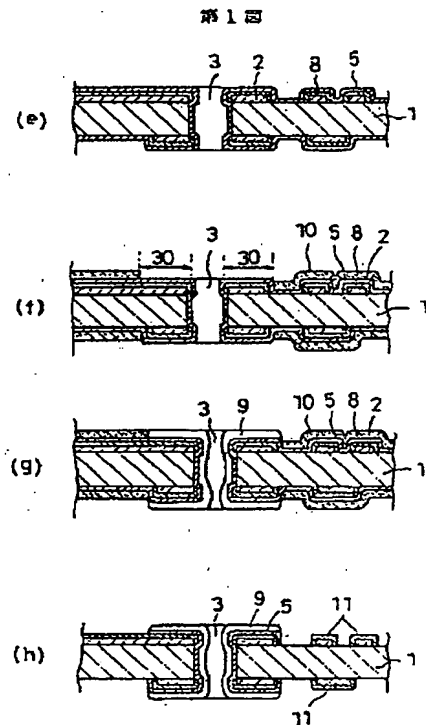
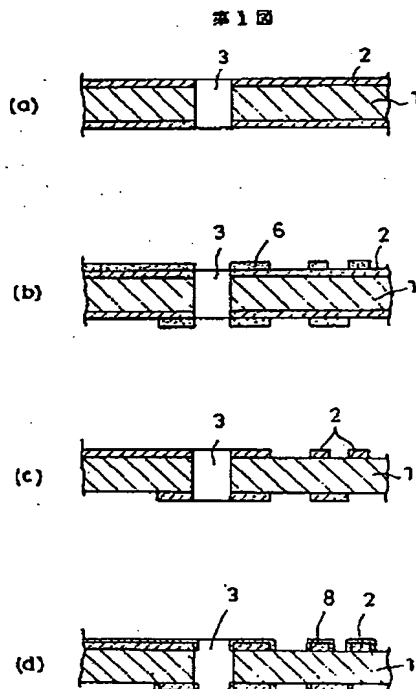
程における微細回路への影響がない。さらにスルホール部分における電気銅メッキは所定の厚さを確保できるため、その導通信頼性が高くなる。

したがって配線密度の高度化およびその性能はますます向上する。

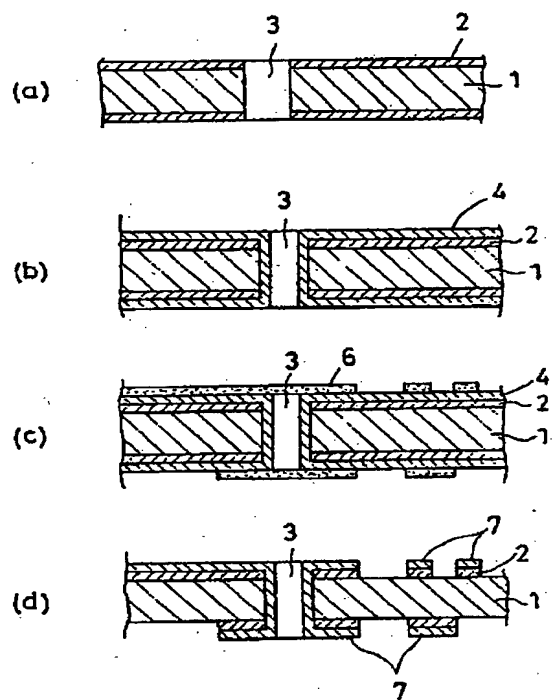
4. 図面の簡単な説明

第1図(a)乃至(h)は本発明方法における実施例の模式断面図、第2図(a)乃至(d)は従来例で経時的に示す模式断面図である。

- 1・・・ベース基材
- 2・・・銅箔
- 3・・・スルホール
- 5・・・無電解銅メッキ層
- 6・・・エッチングレジスト
- 8・・・無電解ニッケル
- および無電解金メッキ層
- 9・・・電気銅メッキ層
- 10・・・メッキレジスト
- 11・・・回路パターン
- 30・・・スルホールランド部



第2圖



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.